

Разработка структурной схемы спецвычислителя на базе радиационно-стойкого процессора 1892ВМ8Я

А.А. Конопченко, С.А. Дюбрюкс, И.Е. Чернецкая

Юго-Западный государственный университет, Курск

Аннотация: Представлена разработанная структурная схема спецвычислителя в модульном исполнении с повышенной стойкостью к внешним воздействующим факторам на базе процессора 1892ВМ8Я серии «Мультикор», предназначенного для применения в системах бортовой авионики.

Ключевые слова: Вычислитель, процессор, MIL-STD-1533, контроллер, ПЛИС, микросхема, спецстойкость.

Как показал анализ состояния, тенденций и перспектив развития вычислительного оборудования в России и за рубежом, главное отличие предлагаемой вычислительной среды комплексов как военной, так и гражданской авиации от прошлого поколением является переход к организации единой сетевой архитектуры на базе концепции ИМА (интегрированной модульной авионики).

Следование принципам интегрированной модульной авионики обеспечивает [1]:

- высокую надежность комплекса, максимальное приспособление к маневрированию вычислительными ресурсами с целью сохранения живучести в пределах критического минимума функций;

- удобство в эксплуатации и обслуживании;

- высокий уровень унификации аппаратной составляющей и программного обеспечения;

- простоту модернизации и наращивания решаемых комплексом задач (также упрощается интеграция новых систем).

Система называется системой реального времени (СРВ), если правильность ее функционирования зависит не только от логической корректности вычислений, но и от времени, за которое эти вычисления производятся [7,8].

При выборе процессоров необходимо учитывать наличие сертифицированной операционной системы реального времени, автономность работы встроенных интерфейсов для освобождения процессорного времени. Российская серия программируемых сигнальных микропроцессоров «Мультикор» производства ГУП НПЦ «Элвис» имеет множество DSP – процессоров, разрядность, набор стандартных интерфейсов (PCI, USB, UART, GPS, SpaceWire, Ethernet 1000 и т.д.), но строится по единому функциональному принципу [2]. Каждый контроллер содержит управляющее ядро с архитектурой RISC, совместимой с MIPS32, и одно или несколько ядер цифровой обработки сигналов (DSP) [9,10]. Тем самым реализуется принцип мультипроцессорности. Такая интеграция требует организации согласованной работы нескольких процессоров, построения системы межпроцессорных связей, выбора эффективного протокола обмена и т.д.

Все микросхемы серии (кроме системы на кристалле 1892BM14Я, ориентированной на использование в бытовых смартфонах и планшетах) совместимы по программному обеспечению снизу-вверх (к примеру, код для MC-12 полностью выполняется на MC-24), что обеспечивает для пользователей комфортный переход с одной микросхемы на другую [3]. Для указанных микросхем портирована сертифицированная операционная система QnX. К достоинствам применения также следует отнести развитые средства отладки программного обеспечения, такие, как отладочная среда MC Studio. При этом, наибольшие перспективы использования в критичных условиях имеет процессор 1892BM8Я, обладающий помимо промышленного расширенного диапазона рабочих температур $-60^{\circ}\text{C} \dots +85^{\circ}\text{C}$ ещё и устойчивостью к воздействию радиации [4].

Специализированный вычислитель представляет собой ЭВМ специального назначения. Предназначен для решений специализированных задач обработки информации в комплексах.

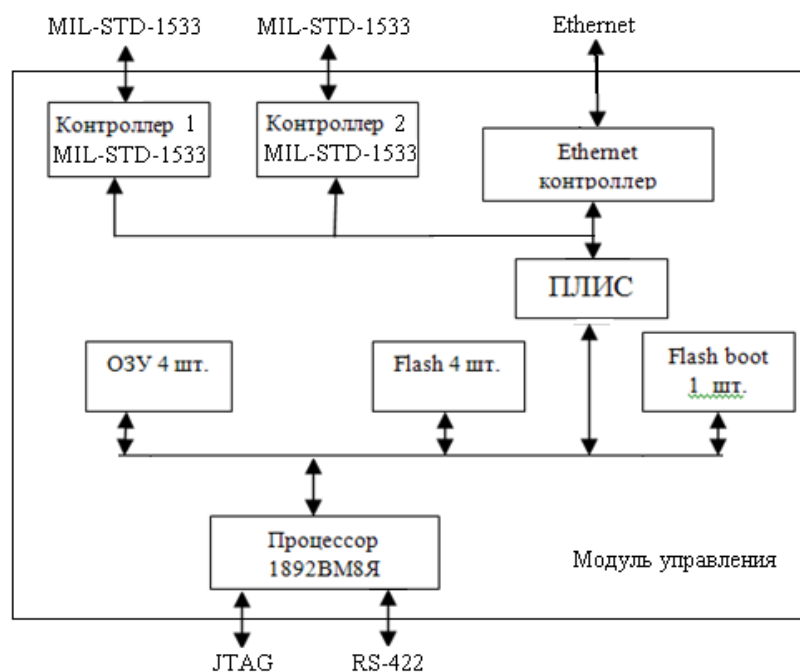


Рис. 1. Структурная схема спецвычислителя на базе процессора 1892BM8Я

Разработанная структурная схема спецвычислителя в модульном исполнении, функционирующего под управлением процессора 1892BM8Я, представлена на рисунке 1. Этот модуль должен обеспечивать внутрисистемный обмен по двум каналам MIL-STD-1533 и внутриблочный обмен по каналу Ethernet 10 Мбит\сек. В качестве контроллера MIL-STD-1533 используется микросхема 1879BA1T, в качестве контроллера Ethernet – микросхема LAN91C111I-NE. Эти микросхемы подключаются к процессору через ПЛИС 5576XC1T, для уменьшения ёмкостной нагрузки на параллельный порт процессора, предназначенный для асинхронного обмена данными. ПЛИС также реализует комбинационные схемы запуска и сброса микросхем вычислителя, логику формирования стробов выборки микросхем через дешифрацию адреса для обмена данными, а также содержит ряд

дополнительных функциональных регистров управления. ОЗУ 1645PY4Y предназначено для выполнения программ и хранения промежуточных данных, флэш-память 1636PP2Y позволяет сохранять программный загрузчик и операционные системы. Для повышения скорости обмена контроллер Ethernet подключён к процессору в режиме пакетной передачи с активным использованием внутреннего режима DMA, что снижает затраты процессорного времени. Контроллер 1 предназначен для работы в режиме “Контроллер шины”, контроллер 2 – для работы в режиме “Оконечное устройство” [5, 6]. Данная функциональность необходима для одновременной связи с портами верхнего уровня бортовой ЭВМ, а также узлами нижнего уровня, поддерживающими данный интерфейс.

Таким образом использование разработанной структурной схемы на базе процессора 1892BM8Я, позволяет обеспечить:

1. Обмен информацией между вычислителем и дополнительными функциональными узлами (или аналогичными вычислителями) через скоростной интерфейс Ethernet с гальванической развязкой, и как следствие, защиту от перенапряжений во внешних узлах.

2. Вариант модуля с повышенной стойкостью к внешним воздействующим факторам, на российской (за исключением контроллера Ethernet) элементной базе.

3. Защиту всех блоков памяти модифицированным кодом Хэмминга.

4. Возможность сопряжения со специализированным бортовым оборудованием как в режиме контроллера шинной магистрали, так и в режиме оконечного устройства, по высоконадёжному интерфейсу MIL-STD-1533 с автоматическим резервированием каналов.

Литература

1. Авакян А. А. Унифицированная интерфейсно-вычислительная платформа для систем интегральной модульной авионики. Электронный журнал «Труды МАИ». Выпуск № 65. 15 с.
2. Солохина Т.В., Александров Ю.Н., Петричкович Я.Я. Сигнальные контроллеры компании “Элвис”: первая линейка отечественных DSP. Научно-технический журнал «Электроника: Наука, Технология, Бизнес», Выпуск - июль 2005. С.70-77.
3. Бочарников Д., Замятин И., Крысенков С., Сеницын В. Система программирования отечественной серии сигнальных контроллеров “Мультикор” Журнал «Электронные компоненты», Выпуск – декабрь 2005. С.1-4.
4. Микросхема интегральная 1892ВМ8Я. Руководство пользователя РАЯЖ.431282.006 Д17, 2017.
5. Универсальная связная машина (терминал) мультиплексного канала обмена по ГОСТ Р 52070-2003 1879ВА1Т. Руководство пользователя ЮФКВ.431295.001 Д17, 2017.
6. Ермошин Н., Власов А. Отладка авиационных интерфейсов – комплексный подход. Научно-технический журнал «Электроника: Наука, Технология, Бизнес», Выпуск №3 2016. С.78-85.
7. J. E. Cooling. Real-time Operating Systems: Book 1 - The Theory (Colour Edition) (The engineering of real-time embedded systems). Independently published, 2017- 219 p.
8. Ivan Cibrario Bertolotti, Gabriele Manduchi. Real-Time Embedded Systems: Open-Source Operating Systems Perspective. CRC Press, 2017- 534 p.
9. Царинжапов А.А., Кошевенко А.В. Разработка и отладка модели микропроцессора MIPS и ее реализация на программируемых логических



интегральных схемах // Инженерный вестник Дона, 2018, №2 URL: ivdon.ru/ru/magazine/archive/N2y2018/5019.

10. Эрдниева Н.С. Использование системы остаточных классов для маломощных приложений цифровой обработки сигналов // Инженерный вестник Дона, 2013, №2 URL: ivdon.ru/ru/magazine/archive/n2y2013/1621.

References

1. Avakyan A. A. Electronic journal «Trudy mai» issue № 65 p.15.
2. Solokhina T. V., Aleksandrov Y.N., Petrichkovich Ya.Ya. Scientific and technical journal «Elektronika: nauka, tekhnologiya, biznes», issue - June 2005, p. 70-77.
3. Bocharnikov D., Zamyatin I., Krysenkov S., Sinitsyn V. Journal «elektronnye-komponenty». Issue – December 2005, pp. 1-4.
4. Mikroskhema integralnaya 1892VM8YA. Rukovodstvo pol'zovatelya RAJZ.431282.006 D17, 2017. [Integrated circuit 1892VM8YA. User manual RAJZ.431282.006 D17]
5. Universalnaya svyaznaya mashina (terminal) multipleksnogo kanala obmena po GOST R 52070-2003 1879BA1T. Rukovodstvo pol'zovatelya UFKV.431295.001 D17, 2017. [Universal communication machine (terminal) multiplexed exchange GOST R 52070-2003 1879BA1T. User manual UFKV.431295.001 D17]
6. Ermoshin N., Vlasov A. Scientific and technical journal «Elektronika: nauka, tekhnologiya, biznes». Issue №3 2016, pp. 78-85.
7. J. E. Cooling. Real-time Operating Systems: Book 1 - The Theory (Colour Edition) (The engineering of real-time embedded systems). Independently published, 2017- 219 p.
8. Ivan Cibrario Bertolotti, Gabriele Manduchi. Real-Time Embedded Systems: Open-Source Operating Systems Perspective. CRC Press, 2017- 534 p.



9. Tsarinzhapov A. A., Koshevenko A.V. Inženernyj vestnik Dona (Rus), 2018, №2 URL: ivdon.ru/ru/magazine/archive/N2y2018/5019.

10. Erdnieva N.S. Inženernyj vestnik Dona (Rus), 2013, №2 URL: ivdon.ru/ru/magazine/archive/n2y2013/1621.